

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-313418

(43)Date of publication of application : 24.11.1998

(51)Int.Cl.

H04N 5/202
G09G 3/36
H04N 5/66
// G09G 5/10

(21)Application number : 10-078468

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 11.03.1998

(72)Inventor : KABURAGI CHIHARU
KURUMISAWA TAKASHI
SAGAWA TAKAHIRO

(30)Priority

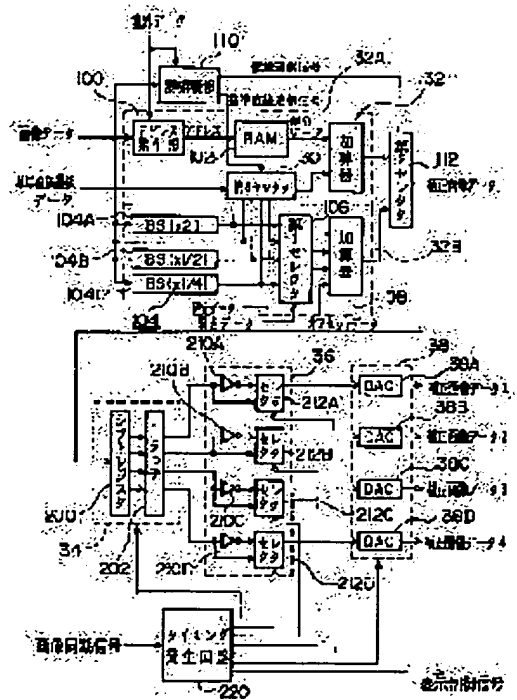
Priority number : 09 76639 Priority date : 12.03.1997 Priority country : JP

(54) DIGITAL GAMMA CORRECTION CIRCUIT, LIQUID CRYSTAL DISPLAY DEVICE USING THE SAME AND ELECTRONIC DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce the capacity of a memory used to apply gamma correction to received digital image data according to a gamma correction characteristic whose input-output characteristic is represented as a curve.

SOLUTION: A correction circuit corrects received digital image data into digital image data suitable for display drive in a liquid crystal display section according to a gamma correction characteristic including a curve. Correction data corresponding to the gamma correction characteristic represented by a curve are divided into reference straight line data placed on at least one reference straight line, and difference data added to or subtracted from the reference data. The difference data are stored in a RAM 102 in cross reference with the received digital image data. Data on at least one reference straight line are outputted from a 3rd selector 130 that selects one or a plurality from bit shifters 104A-104C and fixed data. The data are added by an adder 132, from which final correction data on a curve are found.



LEGAL STATUS

[Date of request for examination]

24.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the liquid crystal display and electronic equipment which used it for the digital gamma correction circuit list which amends the inputted digital image data to the digital image data which suited the applied-voltage-transmission property of the liquid crystal display section. It is related with the gamma correction which amends in more detail the image data to which the gamma correction for CRT was performed according to the property of the liquid crystal display section.

[0002]

[Background Art and Problem(s) to be Solved by the Invention] As for the image display section of electronic equipment, the thin liquid crystal display panel has spread instead of the conventional, comparatively large-sized CRT. A liquid crystal display panel does not have the linear T-V property shown with the relation between applied voltage V and permeability T as shown in drawing 14. Especially, near [where a gradation value is low] black level, change of permeability T has decreased to change of applied voltage V. Therefore, near black level, to change of image data (applied voltage V), there will be little change of gradation (light transmittance T), and the resolution in this field will fall. It is called the gamma correction in a liquid crystal display to amend so that this may be amended and it may consider as proper resolution in all fields.

[0003] On the other hand, since there is same phenomenon in which an input signal electrical potential difference and a radiant power output do not become a linear in CRT containing a television television machine, as for the TV signal transmitted with NTSC system, the gamma correction for CRT is beforehand performed in the phase of a photography camera etc. Therefore, in the television television machine side using CRT, a gamma correction becomes unnecessary.

[0004] Here, it is well-known to carry out the gamma correction in a photography camera in digital one. The example which carries out [the example] a straight-line approximation operation and carries out a gamma correction with a photography camera is indicated by patent No. 2542864 and JP,8-32837,A. Using together a straight-line approximation operation and memory in JP,2-230873,A, and carrying out a digital gamma correction to it with a photography camera is indicated.

[0005] if the gamma correction for CRT is unnecessary on the contrary and a gamma correction finally is not carried out here according to the T-V property of a liquid crystal display panel, in order to carry out image display to a liquid crystal display panel based on a TV signal -- 7 -- it is -- **

[0006] In case image display is carried out in the projector using the liquid crystal display panel as a light valve based on a TV signal, carrying out a gamma correction is indicated by JP,8-186833,A. However, since there is no indication clear about the gamma correction about the TV signal with which the gamma correction for CRT was made beforehand and the latter gamma correction was carried out analogically, IC-ization of a liquid crystal drive circuit including a gamma correction circuit was not completed in this official report.

[0007] The gamma correction property of an one-point crease as shown in drawing 16 had amended the gamma correction by this analog using diode etc.

[0008] However, since a property differed in diode each, the adjustment for a property uniform at each liquid crystal display was complicated. Moreover, if it was in some which use a total of three liquid crystal display panels within the same device by R, G, and B like a color projector, adjustment between the three liquid crystal display panels was also needed and complicated.

[0009] Furthermore, like drawing 16, in the gamma correction property of an one-point crease, only the black level field of the T-V property shown in drawing 14 could be amended, but since amendment in the black level field was also amendment by straight-line approximation, the limitation had produced it naturally to secure the exact amendment suitable for a T-V property.

[0010] Here, in an one-point crease gamma correction property, in order to amend faithfully with the T-V property shown in drawing 14, since there is a limitation, the amendment using a curve or amendment using the straight line of an a large number book is desired.

[0011] However, in such amendment, if memory is needed and the capacity of the memory increases, IC-ization of a liquid crystal drive circuit including a gamma correction circuit will become difficult.

[0012] The purpose of this invention is to stop the storage capacity of the memory table for the gamma correction doubled with the T-V property of each liquid crystal display panel proper as much as possible, and offer the liquid crystal display and electronic equipment which used it for the gamma correction circuit list which enables IC-ization of a liquid crystal drive circuit.

[0013]

[Means for Solving the Problem] In the digital gamma correction circuit where invention of claim 1 amends input digital image data according to the gamma correction property containing a curve to the digital image data suitable for a display drive in the liquid crystal display section The gamma correction property used as a curve, and the criteria straight-line data with which corresponding amendment data are located on at least one criteria straight line, the difference added or subtracted by it -- it divides into data -- having -- said difference -- with the memory table which matches data with input digital image

data, and memorizes them. The straight-line approximation operation part which outputs the data on said at least one criteria straight line according to said input digital image data, said difference outputted from said 2nd memory table -- it is characterized by having the operation part which adds or subtracts data and said criteria straight-line data outputted from said straight-line approximation operation part.

[0014] the difference between the criteria straight line which faced carrying out the digital gamma correction of the image data according to the gamma correction property used as a curve according to invention of claim 1, and was set to the memory table to the curve, and this curve -- if only data are stored in the memory table, it will end. this difference -- since the number of bits of data is made fewer than the number of bits of the amendment data on a curve, there is little capacity of that part memory table, and it ends.

[0015] on the other hand, according to input image data, it asks for the data on a criteria straight line in straight-line approximation operation part -- having -- the data on this criteria straight line, and difference -- data are added or subtracted in operation part, and the last amendment data on a curve are called for.

[0016] In claim 1, in fields other than said gamma correction property used as a curve, using at least one amendment straight line, straight-line approximation is carried out, and invention of claim 2 amends input digital image data, and is characterized by using said a part of straight-line approximation operation part also [carry out / the operation output of the data on said at least one criteria straight line and an amendment straight line].

[0017] In invention of claim 2, since curve compensation is carried out about a part of whole floor tone value of input image data and straight-line approximation operation amendment of other parts is carried out, the capacity of a memory table decreases further. And since the data on the criteria straight line in the case of curve compensation make a part of straight-line approximation operation part serve a double purpose and are called for, they can also reduce a circuit scale. An example of this circuit made to serve a double purpose is defined as claim 3.

[0018] Invention of claim 4 carries out straight-line approximation of the input digital image data for every straight-line approximation section using two or more straight lines. In the digital gamma correction circuit which has the straight-line approximation operation part amended to the digital image data suitable for a display drive in the liquid crystal display section said straight-line approximation operation part. The 1st memory table on which common criteria amendment data were memorized for every straight-line approximation section in the straight-line approximation section of $2k$ (k is the natural number) tonal range of said input digital image data, per straight line added or subtracted by said criteria amendment data which correspond for every straight line within the straight-line approximation section of $2k$ tonal range -- few -- the difference of an individual ($2k-1$) -- with the 2nd memory table which memorizes data said criteria amendment data read from the said 1st and 2nd memory table according to the gradation value of said input digital image data, respectively, and difference -- it is characterized by having the operation part which adds or subtracts data.

[0019] According to invention of claim 4, in case a straight-line approximation operation is carried out using two or more straight lines, capacity of the memory used can be lessened. namely, the difference added or subtracted by the criteria amendment data which correspond for every straight line within the straight-line approximation section of $2k$ tonal range -- even if there is little data per straight line -- the difference of an individual ($2k-1$) -- it can be used about the same straight line, being able to make data serve a double purpose. therefore, the difference which can be used about the same straight line, being able to make it serve a double purpose -- only the part of data can lessen capacity of the 2nd memory table. even if few per straight line -- the difference of an individual ($2k-1$) -- the difference of $2k$ tonal range which contains the boundary point when the boundary point of considered [as data] between straight lines does not correspond with the starting point of $2k$ tonal range, or a terminal point -- it is because data become special. the case where the boundary point between straight lines is in agreement with the starting point of $2k$ tonal range, or a terminal point -- per straight line ($2k-1$) -- the difference of an individual -- only data are required. Since the straight-line approximation section is set up for every $2k$ tonal range, addressing of the 1st memory table can use only the high order side bit of input image data.

[0020] Invention of claim 5 carries out straight-line approximation of the input digital image data for every straight-line approximation section using two or more straight lines. In the digital gamma correction circuit which has the straight-line approximation operation part amended to the digital image data suitable for a display drive in the liquid crystal display section said straight-line approximation operation part. The 1st memory table on which common criteria amendment data were memorized for every straight-line approximation section in the straight-line approximation section of $2k$ (k is the natural number) tonal range of said input digital image data, Said criteria amendment data which correspond for every straight line within the straight-line approximation section of $2k$ tonal range add or subtract. per straight line ($2k-1$) -- the difference of an individual -- each straight line among data -- said at least one difference -- with the 2nd memory table which memorizes data even if few per [from said 2nd memory table] each straight line -- said one difference -- said difference of the remainder [it is based on data and / straight line / each] within said straight-line approximation section -- the difference which calculates data -- with data operation part. It is based on the gradation value of said input digital image data. To said criteria amendment data from the 1st memory table at least one difference from said 2nd memory table -- data or said difference -- other difference of data operation part -- it is characterized by having the operation part which adds or subtracts data.

[0021] According to invention of claim 5, rather than invention of claim 4, further, there is little capacity of the 2nd memory table and it ends. namely, -- the 2nd memory table -- per straight line ($2k-1$) -- the difference of an individual -- each straight line among data -- at least one difference -- it is because data are memorized. the remaining difference -- data -- difference -- it asks by the operation in data operation part.

[0022] Each invention of claims 6 and 7 carries out the description of having set the value K of tonal-range $2K$ to 2 or 3 in claim 4 or 5. It is because K of number of criteria amendment data increases in 1 and the capacity of the 1st memory table increases. $K -- 4 --$ difference -- it is because the number of data increases and the capacity of the 2nd memory table increases.

[0023] Claims 8 and 9 define a liquid crystal display and electronic equipment including an above-mentioned digital gamma correction circuit, and the liquid crystal display of them which was excellent in the image quality which compensated the applied-voltage-permeability property of a liquid crystal display panel with these equipments becomes possible.

[0024]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained with reference to a drawing. [0025] (Explanation by the whole data-processing circuit) Drawing 1 is the block diagram showing roughly data processing / liquid crystal display drive circuit for driving a liquid crystal display panel. This example shown in drawing 1 is applied to the projector which used three liquid crystal display panels as a light valve for R, G, and B, respectively. In addition, although the active-matrix substrate which used TFT as a switching element constitutes three liquid crystal display panels from this example, it is also possible to use other liquid crystal display substrates.

[0026] In drawing 1, the liquid crystal display of this projector is divided roughly, and it has the board 10 for signal processing shared by data processing of each colors R, G, and B, each colors R and G and the boards 30R, 30G, and 30B only for liquid crystal displays prepared in every B, and the liquid crystal display panels 50R, 50G, and 50B which function as a light valve of three sheets, respectively.

[0027] The board 10 for signal processing can also be used as the board for whole control on which the component which realizes the following function besides the various circuits for projectors (not shown) which are electronic equipment of this example, and a circuit are carried. First, it has the 1st input terminal 12 which inputs the TV signal of analogs, such as NTSC and PAL, and the 2nd input terminal 14 which inputs digital picture signals, such as a computer output and a CDROM output, as an image entry-of-data terminal. Here, the gamma correction is not performed to the digital picture signal as which the TV signal of an analog inputted into the 1st input terminal 12 is inputted into the 2nd input terminal 14 although the gamma correction is performed in consideration of the property of CRT. In addition, it is also possible to prepare other terminals which input the digital picture signal with which gamma corrections for CRT, such as a CCD camera output, were performed.

[0028] AD converter 16 is connected to the 1st input terminal 12, and the analog to digital of the TV signal is carried out. Furthermore, the digital decoder 18 is connected to AD converter 16. This digital decoder 18 The luminance signal Y and color-difference signals U and V in a TV signal are decoded to R of three colors, G, and B signal.

[0029] The frame memory 20 is formed in the latter part of the digital decoder 18. The data inputted through the 1st input terminal 12 are written in by one frame in a frame memory 20 through AD converter 16 and the digital decoder 18. It is inputted through the 2nd input terminal 14, and digital one R, G, and B data are directly written in a frame memory 20. In addition, when interlaced scanning is carried out by the liquid crystal display panels 50R, 50G, and 50B, each data of R, G, and B for one frame is divided and read to the 2 field in order of [frame memory / 20] odd lines and even lines.

[0030] The primary gamma correction circuit 24 is connected to the latter part of a frame memory 20 through the switch 22. This switch 22 makes that data output to the primary gamma correction circuit 24, when the data from a frame memory 20 are data inputted through the 1st input terminal 12. The digital image data of R, G, and B which are the CCD camera output mentioned above is similarly inputted into the primary gamma correction circuit 24. On the other hand, when the data from a frame memory 20 are data inputted through the 2nd input terminal 14, a switch 22 does not lead the data to the primary gamma correction circuit 24, but leads it to the boards 30R, 30G, and 30B only for liquid crystal displays directly through the bypass line 26. In addition, about the detail of the primary gamma correction circuit 24, it mentions later.

[0031] Next, board 30only for liquid crystal displays R and liquid crystal display panel 50R are explained with reference to drawing 5. Drawing 5 shows the block diagram of IC for a liquid crystal drive carried in board 30only for liquid crystal displays R, and the configuration of IC for a liquid crystal drive about other colors G and B of it is also the same as the configuration of a color R.

[0032] The secondary gamma correction circuit 32 is established in board 30only for liquid crystal displays R. It mentions later also about the detail of this secondary gamma correction circuit 32.

[0033] The phase expansion circuit 34 is established in the latter part of the secondary gamma correction circuit 32. This phase expansion circuit 34 is carrying out phase expansion of data, in order to lower the drive frequency in liquid crystal display panel 50R. For this reason, as shown in drawing 5, it has a shift register 200 and a latch circuit 202. In drawing 5, it is the example of explanation which performs 4 phase expansion in $N=4$ for convenience. Actuation of the phase expansion circuit 34 of this drawing 5 is explained with reference to the timing chart of drawing 13.

[0034] Corresponding to the dot clock of drawing 13, the data of each pixel are serially inputted into this phase expansion circuit 34. As an output from a shift register 200, when shown in drawing 13, it passes, and the output line of R color data is divided into N book, the data of 0 and $0+N$, $0+2N$ s, and the pixel of -- are assigned to the 1st output line, and the 2nd output line assigns the data of 1 and $1+N$, $1+2N$ s, and the pixel of --, and assigns and outputs the data of a pixel to the two remaining output lines similarly. If it carries out like this, data time amount of the pixel of each output line can be made into N times of the original data time amount. This is called N phase expansion. Thus, since the data time amount of each pixel becomes long, the sampling frequency at the time of carrying out a data sampling serves as $1/N$ in liquid crystal display panel 50R, especially when a pixel consistency is a high liquid crystal display panel, it can consider as the sampling frequency doubled with the responsibility of a switching element. In addition, when liquid crystal display panel 50R is the thing of the high pixel consistency called XGA, unless it carries out phase expansion, the data sampling frequency in a liquid crystal display panel turns into high frequency of no less than 65MHz, and cannot answer in TFT. Then, 12 phase expansion set to $N=12$ was carried out, and it has lowered to the sampling frequency which can answer in TFT. In the case of VGA and SVGA which are a low pixel consistency, the sampling frequency which can answer in TFT is obtained by 6 phase expansion set to $N=6$ rather than this.

[0035] In this example, the data of four output lines in 4 phase expansion are latched to the timing same at a latch circuit 202. Consequently, the output of a latch circuit 202 becomes as it is shown in drawing 13, and the phase of the data of each output line is arranged. Each data of four output lines may be sampled to different timing or the same different timing in liquid crystal display panel 50R, without forming this latch circuit 202.

[0036] The polarity-reversals circuit 36 is established in the latter part of the phase expansion circuit 34. This polarity-reversals circuit 36 is formed in order to reverse ***** of the electric field impressed to the liquid crystal of each pixel of liquid crystal display panel 50R with a predetermined period and to carry out a polarity-reversals drive. In this example, since the switching element of a liquid crystal display panel is constituted from TFT, the polarity of the data potential supplied to a pixel on the basis of the potential of the common electrode formed in the TFT substrate and the substrate which counters is reversed, and it drives.

[0037] What is necessary is just to reverse the logic of digital data as processing of the digital data for these polarity reversals. For this reason, the polarity-reversals circuit 36 has four selectors 212A-212D which choose and output four inverters 210A-210D which reverse the data logic of four output lines, and one data before and behind reversal, as shown in drawing 5 . When carrying out a polarity-reversals drive for every pixel, the data before reversal are chosen by the 1st and 3rd selector 212A and 212C, and the data after reversal are chosen by the 2nd and 4th selector 212B and 212D.

[0038] DA converter 38 which has four converters 38A-38D is formed in the latter part of the polarity-reversals circuit 36, and digital to analog of the polarity-reversals data which are N Rhine by which phase expansion was carried out is carried out, respectively. This analog signal serves as an output of the liquid crystal display drive IC.

[0039] In addition, the timing generating circuit 220 is established in the liquid crystal display drive IC, and a timing signal required of the phase expansion circuit 34, the above-mentioned polarity-reversals circuit 36, and above-mentioned DA converter 38 is generated based on an image synchronizing signal.

[0040] As shown in drawing 1 , the amplifier 40 and the buffer 42 are further formed in board 30 only for liquid crystal displays R. The data superimposed on the bias voltage corresponding to forward and a negative polarity-reversals drive with the amplifier 40, for example, an operational amplifier, are supplied to liquid crystal display panel 50R through a buffer 42, and the polarity-reversals drive of the liquid crystal display panel 50R is carried out based on this data for every predetermined predetermined periods for every [1 dot,] line.

[0041] (Relation between a primary gamma correction and a secondary gamma correction) In this example, the gamma correction is carried out in 2 steps. The gamma correction carried out first is called a primary gamma correction, and the 2nd amendment is called a secondary gamma correction. However, in amendment sequence, since each is digital amendment in this example, even if reverse, the same result is obtained. However, like this example, the direction which carried the secondary gamma correction circuit 32 in the boardR [30] and 30G only for liquid crystal displays and 30B side becomes simple [the adjustment process of the liquid crystal display panel mentioned later], and IC-ization of the circuit carried in the board only for liquid crystal displays is attained.

[0042] Here, the primary gamma correction of this example is to return the image data to which the gamma correction for CRT was mainly performed to the original data before the gamma correction for CRT. Therefore, amendment data can be determined regardless of the property of each liquid crystal panel originally, and this point is different from the secondary gamma correction mentioned later. It is the case where it aims only at discharge of the gamma correction for CRT in a primary gamma correction, and when the image data by which the gamma correction for CRT is not made is inputted, it becomes unnecessary to pass the primary gamma correction circuit 24 using the bypass line 26 as above-mentioned. When the image data to which it replaced with this, for example, the gamma correction for CRT was always performed is inputted, other functions, such as amendment which suited some fields (for example, white-level side) of the T-V property shown in drawing 14 , may be added to the primary gamma correction circuit 24. Since the primary gamma correction circuit 24 of this example uses a RAM table, it can respond [that these functions are only added to the amendment data memorized by the RAM table, and].

[0043] On the other hand, the secondary gamma correction circuit 32 makes it the key objective to carry out the gamma correction suitable for the T-V property of each liquid crystal display panel shown in drawing 14 . For every liquid crystal display panel, since this T-V property is various, it is different from a primary gamma correction in that adjustment is surely required.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-313418

(43) 公開日 平成10年(1998)11月24日

(51) IntCl^{*}

識別記号

F I

H 0 4 N 5/202

H 0 4 N 5/202

G 0 9 G 3/36

G 0 9 G 3/36

H 0 4 N 5/66

H 0 4 N 5/66

1 0 2 Z

// G 0 9 G 5/10

G 0 9 G 5/10

B

審査請求 未請求 請求項の数9 F D (全 16 頁)

(21) 出願番号 特願平10-78468

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(22) 出願日 平成10年(1998)3月11日

(72) 発明者 鎌木 千春

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(31) 優先権主張番号 特願平9-76639

(32) 優先日 平9(1997)3月12日

(72) 発明者 胡桃沢 孝

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(33) 優先権主張国 日本 (J P)

(72) 発明者 佐川 隆博

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

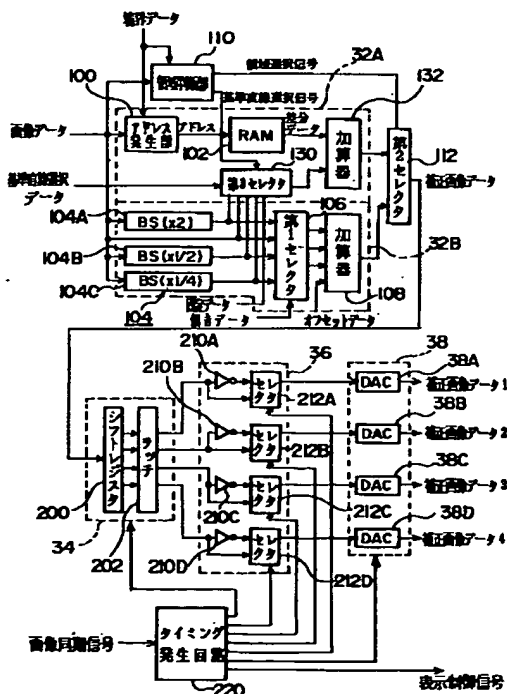
(74) 代理人 弁理士 井上 一 (外2名)

(54) 【発明の名称】 デジタルガンマ補正回路並びにそれを用いた液晶表示装置及び電子機器

(57) 【要約】

【課題】 入出力特性が曲線となるガンマ補正特性に従って入力デジタル画像データをガンマ補正する際に用いられるメモリの容量を低減すること。

【解決手段】 入力デジタル画像データを、曲線を含むガンマ補正特性に従って、液晶表示部での表示駆動に適したデジタル画像データに補正するデジタルガンマ補正回路である。曲線となるガンマ補正特性と対応する補正データが、少なくとも一つの基準直線上に位置する基準直線データと、それに加算又は減算される差分データとに分割される。差分データは、入力デジタル画像データと対応付けてRAM102に記憶される。少なくとも一つの基準直線上のデータは、ビットシフト104A~104C及び固定データの中から一又は複数を選択する第3セレクタ130より出力される。これらは、加算器132にて加算され、曲線上の最終補正データが求められる。



【特許請求の範囲】

【請求項1】 入力デジタル画像データを、曲線を含むガンマ補正特性に従って、液晶表示部での表示駆動に適したデジタル画像データに補正するデジタルガンマ補正回路において、

曲線となるガンマ補正特性と対応する補正データが、少なくとも一つの基準直線上に位置する基準直線データと、それに加算又は減算される差分データとに分割され、

前記差分データを前記入力デジタル画像データと対応付けて記憶するメモリーテーブルと、

前記入力デジタル画像データに従って、前記少なくとも一つの基準直線上のデータを出力する直線近似演算部と、

前記第2のメモリーテーブルから出力される前記差分データと、前記直線近似演算部より出力される前記基準直線データとを加算又は減算する演算部と、

を有することを特徴とするデジタルガンマ補正回路。

【請求項2】 請求項1において、

曲線となる前記ガンマ補正特性以外の領域では、少なくとも一つの補正直線を用いて入力デジタル画像データを直線近似して補正するものであり、

前記直線近似演算部の一部が、前記少なくとも一つの基準直線上及び補正直線上のデータを演算出力するのに兼用されていることを特徴とするデジタルガンマ補正回路。

【請求項3】 請求項2において、

前記直線近似演算部は、入力デジタル画像データをそれぞれビットシフトさせて、前記入力デジタル画像データを 2^n 又は $1/2^n$ (n は自然数)倍する複数のビットシフトを有し、この複数のビットシフト回路が、前記少なくとも一つの基準直線上及び補正直線上のデータを演算出力するのに兼用されていることを特徴とするデジタルガンマ補正回路。

【請求項4】 入力デジタル画像データを、複数の直線を用いて各直線近似区間毎に直線近似して、液晶表示部での表示駆動に適したデジタル画像データに補正する直線近似演算部を有するデジタルガンマ補正回路において、

前記直線近似演算部は、

前記入力デジタル画像データの 2^k (k は自然数)階調範囲の直線近似区間で共通の基準補正データが、各直線近似区間毎に記憶された第1のメモリーテーブルと、 2^k 階調範囲の直線近似区間内で各直線毎に対応する前記基準補正データに加算又は減算される、一直線につき少なくとも $(2^k - 1)$ 個の差分データを記憶する第2のメモリーテーブルと、

前記入力デジタル画像データの階調値に応じて前記第1、第2のメモリーテーブルよりそれぞれ読み出される前記基準補正データ及び差分データを加算又は減算する演

算部と、

を有することを特徴とするデジタルガンマ補正回路。

【請求項5】 入力デジタル画像データを、複数の直線を用いて各直線近似区間毎に直線近似して、液晶表示部での表示駆動に適したデジタル画像データに補正する直線近似演算部を有するデジタルガンマ補正回路において、

前記直線近似演算部は、

前記入力デジタル画像データの 2^k (k は自然数)階調範囲の直線近似区間で共通の基準補正データが、各直線近似区間毎に記憶された第1のメモリーテーブルと、

2^k 階調範囲の直線近似区間内で各直線毎に対応する前記基準補正データに加算又は減算される、一直線につき $(2^k - 1)$ 個の差分データのうち、各直線について少なくとも一つの前記差分データを記憶する第2のメモリーテーブルと、

前記第2のメモリーテーブルからの各直線につき少なくとも一つの前記差分データに基づいて、各直線について前記直線近似区間内の残りの前記差分データを演算する差分データ演算部と、

前記入力デジタル画像データの階調値に基づいて、第1のメモリーテーブルからの前記基準補正データに、前記第2のメモリーテーブルからの少なくとも一つの差分データ、あるいは前記差分データ演算部からの他の差分データを加算又は減算する演算部と、

を有することを特徴とするデジタルガンマ補正回路。

【請求項6】 請求項4又は5において、

階調範囲 2^K の値 K を2としたことを特徴とするデジタルガンマ補正回路。

【請求項7】 請求項4又は5において、

階調範囲 2^K の値 K を3としたことを特徴とするデジタルガンマ補正回路。

【請求項8】 液晶表示部と、

請求項1乃至7のいずれかに記載のデジタルガンマ補正回路を含み、デジタルガンマ補正がなされた画像データに基づいて、前記液晶表示部に画像を表示駆動する液晶表示駆動回路と、

を有することを特徴とする液晶表示装置。

【請求項9】 液晶表示部と、

請求項1乃至7のいずれかに記載のデジタルガンマ補正回路を含み、デジタルガンマ補正がなされた画像データに基づいて、前記液晶表示部に画像を表示駆動する液晶表示駆動回路と、

前記液晶表示駆動回路に電源を供給する電源回路と、

を有することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、入力されたデジタル画像データを、液晶表示部の印加電圧-透過率特性にあったデジタル画像データに補正するデジタルガンマ補

正回路並びにそれを用いた液晶表示装置及び電子機器に関する。さらに詳しくは、CRT用ガンマ補正が施された画像データを、液晶表示部の特性に合わせて補正するガンマ補正に関する。

【0002】

【背景技術及び発明が解決しようとする課題】電子機器の画像表示部は、従来の比較的大型なCRTに代わって、薄型の液晶表示パネルが普及している。液晶表示パネルは、図14に示すように印加電圧Vと透過率Tとの関係で示されるT-V特性がリニアでない。特に、階調値の低い黒レベル付近では、印加電圧Vの変化に対して透過率Tの変化が少なくなっている。従って、黒レベル付近では、画像データ（印加電圧V）の変化に対して階調（光透過率T）の変化が少なく、この領域での解像度が低下してしまう。これを補正して全領域で適正な解像度とするように補正するのが、液晶表示装置でのガンマ補正と呼ばれている。

【0003】一方、テレビ受像器を含むCRTにおいても、入力信号電圧と発光出力とがリニアにならないという同様な現象があるため、例えばNTSC方式にて伝送されるテレビ信号は、予め撮影カメラの段階などでCRT用のガンマ補正が施されている。従って、CRTを用いたテレビ受像器側ではガンマ補正が不要となる。

【0004】ここで、撮影カメラでのガンマ補正をデジタルで実施することは公知である。撮影カメラにて、直線近似演算してガンマ補正する例が、特許第2542864号、特開平8-32837号に開示されている。特開平2-230873には、直線近似演算とメモリとを併用して、撮影カメラにてデジタルガンマ補正することが開示されている。

【0005】ここで、テレビ信号に基づいて液晶表示パネルに画像表示するには、CRT用のガンマ補正はかえって不要であり、最終的には液晶表示パネルのT-V特性に合わせてガンマ補正を実施しなければならない。

【0006】液晶表示パネルをライトバルブとして用いたプロジェクタにて、テレビ信号に基づいて画像表示する際に、ガンマ補正を実施することは、特開平8-186833号に開示されている。しかし、この公報には、予めCRT用のガンマ補正がなされたテレビ信号についてのガンマ補正について明確な開示がなく、後段のガンマ補正はアナログにて実施しているので、ガンマ補正回路を含む液晶駆動回路のIC化ができなかった。

【0007】このアナログによるガンマ補正はダイオードなどを用いて、図16に示すような1点折れのガンマ補正特性により補正していた。

【0008】しかし、ダイオード個々にて特性がばらつくため、個々の液晶表示装置にて均一な特性のための調整が煩雑となっていた。また、カラープロジェクタのように、R、G、Bで計3枚の液晶表示パネルを同一機器内にて使用するものにあつては、その3枚の液晶表示パ

ネル間での調整も必要となり煩雑であった。

【0009】さらには、図16のように1点折れのガンマ補正特性では、図14に示すT-V特性の黒レベル領域しか補正できず、その黒レベル領域での補正も直線近似による補正であるので、T-V特性に合った正確な補正を確保するには自ずから限界が生じていた。

【0010】ここで、図14に示すT-V特性により忠実に補正するには、1点折れガンマ補正特性では限界があるため、曲線を用いた補正、あるいは多数本の直線を用いた補正が望まれる。

【0011】しかし、このような補正ではメモリが必要となり、そのメモリの容量が増大すると、ガンマ補正回路を含む液晶駆動回路のIC化が困難となる。

【0012】本発明の目的は、個々の液晶表示パネル固有のT-V特性に合わせたガンマ補正のためのメモリテーブルの記憶容量を極力抑えて、液晶駆動回路のIC化を可能とするガンマ補正回路並びにそれを用いた液晶表示装置及び電子機器を提供することにある。

【0013】

20 【課題を解決するための手段】請求項1の発明は、入力デジタル画像データを、曲線を含むガンマ補正特性に従って、液晶表示部での表示駆動に適したデジタル画像データに補正するデジタルガンマ補正回路において、曲線となるガンマ補正特性と対応する補正データが、少なくとも一つの基準直線上に位置する基準直線データと、それに加算又は減算される差分データとに分割され、前記差分データを入力デジタル画像データと対応付けて記憶するメモリテーブルと、前記入力デジタル画像データに従って、前記少なくとも一つの基準直線上のデータを出

30 力する直線近似演算部と、前記第2のメモリテーブルから出力される前記差分データと、前記直線近似演算部より出力される前記基準直線データとを加算又は減算する演算部と、を有することを特徴とする。

【0014】請求項1の発明によれば、曲線となるガンマ補正特性に従って画像データをデジタルガンマ補正するに際して、メモリテーブルには、その曲線に対して設定された基準直線と、該曲線との間の差分データのみをメモリテーブルに格納しておけば済む。この差分データのビット数は、曲線上の補正データのビット数より少なくできるため、その分メモリテーブルの容量は少なくて済む。

【0015】一方、基準直線上のデータは、入力画像データに従って直線近似演算部にて求められ、この基準直線上のデータと差分データとは演算部に加算又は減算され、曲線上の最終補正データが求められる。

【0016】請求項2の発明は、請求項1において、曲線となる前記ガンマ補正特性以外の領域では、少なくとも一つの補正直線を用いて入力デジタル画像データを直線近似して補正するものであり、前記直線近似演算部の一部が、前記少なくとも一つの基準直線上及び補正直線

上のデータを演算出力するのに兼用されていることを特徴とする。

【0017】請求項2の発明では、入力画像データの全階調値の一部について曲線補正され、他の一部は直線近似演算補正されるので、メモリーテーブルの容量はさらに減少する。しかも、曲線補正の際の基準直線上のデータは、直線近似演算部の一部を兼用して求められるので、回路規模も縮小できる。この兼用される回路の一例が、請求項3に定義されている。

【0018】請求項4の発明は、入力デジタル画像データを、複数の直線を用いて各直線近似区間毎に直線近似して、液晶表示部での表示駆動に適したデジタル画像データに補正する直線近似演算部を有するデジタルガンマ補正回路において、前記直線近似演算部は、前記入力デジタル画像データの 2^k (k は自然数)階調範囲の直線近似区間で共通の基準補正データが、各直線近似区間毎に記憶された第1のメモリーテーブルと、 2^k 階調範囲の直線近似区間内で各直線毎に対応する前記基準補正データに加算又は減算される、一直線につき少なくとも (2^{k-1}) 個の差分データを記憶する第2のメモリーテーブルと、前記入力デジタル画像データの階調値に応じて前記第1、第2のメモリーテーブルよりそれぞれ読み出される前記基準補正データ及び差分データを加算又は減算する演算部と、を有することを特徴とする。

【0019】請求項4の発明によれば、複数本の直線を用いて直線近似演算する際に用いられるメモリの容量を少なくすることができる。すなわち、 2^k 階調範囲の直線近似区間内で各直線毎に対応する基準補正データに加算又は減算される差分データは、一直線につき少なくとも (2^{k-1}) 個の差分データを同一直線に関して兼用して使用できる。したがって、同一直線に関して兼用して使用できる差分データの分だけ、第2のメモリーテーブルの容量を少なくできる。一直線につき少なくとも (2^{k-1}) 個の差分データとしてののは、直線間の境界点が 2^k 階調範囲の始点又は終点と一致しない場合に、その境界点を含む 2^k 階調範囲の差分データが特殊となるからである。直線間の境界点が 2^k 階調範囲の始点又は終点と一致する場合には、一直線につき (2^{k-1}) 個の差分データだけで済む。 2^k 階調範囲毎に直線近似区間を設定しているため、第1のメモリーテーブルのアドレス指定は、入力画像データの上位側ビットだけを使用できる。

【0020】請求項5の発明は、入力デジタル画像データを、複数の直線を用いて各直線近似区間毎に直線近似して、液晶表示部での表示駆動に適したデジタル画像データに補正する直線近似演算部を有するデジタルガンマ補正回路において、前記直線近似演算部は、前記入力デジタル画像データの 2^k (k は自然数)階調範囲の直線近似区間で共通の基準補正データが、各直線近似区間毎に記憶された第1のメモリーテーブルと、 2^k 階調範囲の

直線近似区間内で各直線毎に対応する前記基準補正データに加算又は減算される、一直線につき (2^{k-1}) 個の差分データのうち、各直線について少なくとも一つの前記差分データを記憶する第2のメモリーテーブルと、前記第2のメモリーテーブルからの各直線につき少なくとも一つの前記差分データに基づいて、各直線について前記直線近似区間内の残りの前記差分データを演算する差分データ演算部と、前記入力デジタル画像データの階調値に基づいて、第1のメモリーテーブルからの前記基準補正データに、前記第2のメモリーテーブルからの少なくとも一つの差分データ、あるいは前記差分データ演算部からの他の差分データを加算又は減算する演算部と、を有することを特徴とする。

【0021】請求項5の発明によれば、請求項4の発明よりもさらに第2のメモリーテーブルの容量は少なくて済む。すなわち、第2のメモリーテーブルには、一直線につき (2^{k-1}) 個の差分データのうち、各直線について少なくとも一つの差分データが記憶されるからである。残りの差分データは、差分データ演算部にて演算により求められる。

【0022】請求項6、7の各発明は、請求項4又は5において、階調範囲 2^k の値 K を2又は3としたことを特徴する。 K が1では、基準補正データの数が多くなり、第1のメモリーテーブルの容量が増大するからである。 K が4では、差分データの数が多くなり、第2のメモリーテーブルの容量が増大するからである。

【0023】請求項8、9は、上述のデジタルガンマ補正回路を含む液晶表示装置及び電子機器を定義し、これらの装置では液晶表示パネルの印加電圧-透過率特性を補償した画質の優れた液晶表示が可能となる。

【0024】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。

【0025】(データ処理回路の全体説明)図1は、液晶表示パネルを駆動するためのデータ処理/液晶表示駆動回路を概略的に示すブロック図である。図1に示す本実施例は、3枚の液晶表示パネルをそれぞれR、G、B用のライトバルブとして用いたプロジェクタに適用したものである。なお、本実施例では、3枚の液晶表示パネルを、TFTをスイッチング素子として用いたアクティブマトリクス基板にて構成しているが、他の液晶表示基板を用いることも可能である。

【0026】図1において、このプロジェクタの液晶表示装置は、大別して、各色R、G、Bのデータ処理に共用される信号処理用ボード10と、各色R、G、B毎に設けられた液晶表示専用ボード30R、30G、30Bと、3枚のライトバルブとしてそれぞれ機能する液晶表示パネル50R、50G、50Bと、を有する。

【0027】信号処理用ボード10は、本実施例の電子機器であるプロジェクタ用の各種回路(図示せず)の

10

20

30

40

50

他、下記の機能を実現する素子、回路が搭載される全体制御用ボードとすることもできる。まず、画像データの入力端子として、NTSC、PALなどのアナログのテレビ信号を入力する第1の入力端子12と、コンピュータ出力、CDROM出力などのデジタルの画像信号を入力する第2の入力端子14とを有する。ここで、第1の入力端子12に入力されるアナログのテレビ信号は、CRTの特性を考慮してガンマ補正が施されているが、第2の入力端子14に入力されるデジタルの画像信号にはガンマ補正は施されていない。なお、CCDカメラ出力など、CRT用のガンマ補正が施されたデジタルの画像信号を入力する他の端子を設けることも可能である。

【0028】第1の入力端子12にはADコンバータ16が接続され、テレビ信号をアナログ-デジタル変換する。さらに、ADコンバータ16にはデジタルデコーダ18が接続されている。このデジタルデコーダ18は、テレビ信号中の輝度信号Y及び色差信号U、Vを、3色のR、G、B信号にデコードするものである。

【0029】デジタルデコーダ18の後段には、フレームメモリ20が設けられている。第1の入力端子12を介して入力されたデータは、ADコンバータ16、デジタルデコーダ18を介してフレームメモリ20内に、1フレーム分書き込まれる。第2の入力端子14を介して入力されてデジタルR、G、Bデータは、フレームメモリ20に直接書き込まれる。なお、液晶表示パネル50R、50G、50Bにて飛び越し走査が実施される場合には、1フレーム分のR、G、Bの各データが奇数ライン、偶数ラインの順で、フレームメモリ20より、2フィールドに分けて読み出される。

【0030】フレームメモリ20の後段には、スイッチ22を介して一次ガンマ補正回路24が接続されている。このスイッチ22は、フレームメモリ20からのデータが、第1の入力端子12を介して入力されたデータであるとき、そのデータを一次ガンマ補正回路24に出力させる。上述したCCDカメラ出力であるR、G、Bのデジタル画像データも、同様に一次ガンマ補正回路24に入力される。一方、フレームメモリ20からのデータが、第2の入力端子14を介して入力されたデータであるときには、スイッチ22はそのデータを一次ガンマ補正回路24には導かず、バイパス線26を介して直接に液晶表示専用ボード30R、30G、30Bに導く。なお、一次ガンマ補正回路24の詳細については後述する。

【0031】次に、液晶表示専用ボード30Rと液晶表示パネル50Rについて、図5を参照して説明する。図5は、液晶表示専用ボード30Rに搭載される液晶駆動用ICのブロック図を示し、他の色G、Bに関する液晶駆動用ICの構成も、色Rの構成と同一である。

【0032】液晶表示専用ボード30Rには、二次ガンマ補正回路32が設けられている。この二次ガンマ補正

回路32の詳細についても後述する。

【0033】二次ガンマ補正回路32の後段には、相展開回路34が設けられている。この相展開回路34は、液晶表示パネル50Rでの駆動周波数を下げるためにデータの相展開を実施している。このために、図5に示すように、シフトレジスタ200と、ラッチ回路202とを有する。図5では、説明の便宜上、 $N=4$ の場合の4相展開を行う例となっている。この図5の相展開回路34の動作を、図13のタイミングチャートを参照して説明する。

【0034】この相展開回路34には、図13のドットクロックに対応して各画素のデータが時系列的に入力される。シフトレジスタ200からの出力としては、図13に示す通り、R色データの出力線をN本に分け、第1の出力線には0、 $0+N$ 、 $0+2N$ 、…の画素のデータを割り当て、第2の出力線は1、 $1+N$ 、 $1+2N$ 、…の画素のデータを割り当て、同様に残りの2本の出力線に画素のデータを割り当てて出力する。こうすると、各出力線の画素のデータ時間は、元のデータ時間のN倍とすることができる。これをN相展開と称する。このように、各画素のデータ時間が長くなるため、液晶表示パネル50Rにてデータサンプリングする際のサンプリング周波数が $1/N$ となり、特に画素密度が高い液晶表示パネルの時に、スイッチング素子の応答性に合わせたサンプリング周波数とすることができる。なお、液晶表示パネル50RがXGAと称される高画素密度のものである場合、相展開を実施しないと、液晶表示パネルでのデータサンプリング周波数は65MHzもの高周波数となり、TFTでは応答できない。そこで、 $N=12$ とした12相展開を実施して、TFTにて応答できるサンプリング周波数まで下げている。これよりも低画素密度であるVGA、SVGAの場合には、 $N=6$ とした6相展開により、TFTにて応答可能なサンプリング周波数が得られる。

【0035】本実施例では、4相展開の場合の4本の出力線のデータを、ラッチ回路202にて同じタイミングにてラッチしている。この結果、ラッチ回路202の出力は図13に示す通りとなり、各出力線のデータの位相が揃えられる。このラッチ回路202を設けずに、液晶表示パネル50Rにて4本の出力線の各データを異なるタイミング又は同じタイミングにてサンプリングしてもよい。

【0036】相展開回路34の後段には、極性反転回路36が設けられている。この極性反転回路36は、液晶表示パネル50Rの各画素の液晶に印加される電界の極性を所定の周期で反転させて極性反転駆動するために設けられている。本実施例では、液晶表示パネルのスイッチング素子をTFTにて構成しているため、TFT基板と対向する基板に形成された共通電極の電位を基準として、画素に供給されるデータ電位の極性が反転されて

駆動される。

【0037】この極性反転のためのデジタルデータの処理としては、デジタルデータの論理を反転させれば良い。このために、極性反転回路36は、図5に示すように、4本の出力線のデータ論理を反転させる4つのインバータ210A~210Dと、反転前後の一方のデータを選択して出力する4つのセレクト212A~212Dを有する。一画素毎に極性反転駆動する場合には、例えば第1、第3のセレクト212A、212Cにて反転前のデータが選択され、第2、第4のセレクト212B、212Dにて反転後のデータが選択される。

【0038】極性反転回路36の後段には、4つのコンバータ38A~38Dを有するDAコンバータ38が設けられ、相展開されたNラインの極性反転データをそれぞれデジタル-アナログ変換する。このアナログ信号が、液晶表示駆動ICの出力となる。

【0039】なお、液晶表示駆動ICにはタイミング発生回路220が設けられ、上述の相展開回路34、極性反転回路36及びDAコンバータ38にて必要なタイミング信号が、画像同期信号に基づいて発生される。

【0040】液晶表示専用ボード30Rには、図1に示すように、さらに増幅器40とバッファ42とが設けられている。増幅器例えばオペアンプ40にて正、負の極性反転駆動に対応したバイアス電圧が重畳されたデータは、バッファ42を介して、液晶表示パネル50Rに供給され、このデータに基づいて液晶表示パネル50Rが所定の1ドット又は1ライン毎などの所定周期毎に極性反転駆動される。

【0041】(一次ガンマ補正と二次ガンマ補正との関係)本実施例では、ガンマ補正を2回に分けて実施している。最初に実施されるガンマ補正を一次ガンマ補正と称し、2回目の補正を二次ガンマ補正と称する。ただし、本実施例ではいずれもデジタル補正であるので、補正順序を逆にしても同じ結果が得られる。しかし、本実施例のように、液晶表示専用ボード30R、30G、30B側に二次ガンマ補正回路32を搭載した方が、後述する液晶表示パネルの調整工程が簡便となり、液晶表示専用ボードに搭載される回路のIC化が可能となる。

【0042】ここで、本実施例の一次ガンマ補正は、主としてCRT用ガンマ補正が施された画像データを、CRT用ガンマ補正前の元のデータに戻すことにある。従って、個々の液晶パネルの特性とは本来無関係に補正データを決定でき、後述する二次ガンマ補正とこの点が相違する。一次ガンマ補正にてCRT用ガンマ補正の解除のみを目的とする場合であって、CRT用ガンマ補正がなされていない画像データが入力された場合には、上述の通りバイパス線26を利用して、一次ガンマ補正回路24を通過させる必要はなくなる。これに代えて、例えば常にCRT用ガンマ補正が施された画像データが入力される場合には、一次ガンマ補正回路24に、図14に

示すT-V特性の一部の領域(例えば白レベル側)にあった補正などの他の機能を付加しても良い。本実施例の一次ガンマ補正回路24はRAMテーブルを用いるので、RAMテーブルに記憶される補正データに、それら機能が付加されるのみで対応できる。

【0043】一方、二次ガンマ補正回路32は、図14に示す個々の液晶表示パネルのT-V特性に合ったガンマ補正を実施することを主目的としている。このT-V特性は、液晶表示パネル毎に区々であるので、必ず調整を要する点で一次ガンマ補正と相違する。このように、個々の液晶表示パネルに合わせてガンマ補正データの変更を要するので、変更の必要性が低いCRT用ガンマ補正の解除を主目的とする補正(一次ガンマ補正)とは別個に、変更の必要性の高い補正内容を二次ガンマ補正として実施している。しかも、この二次ガンマ補正回路32を液晶表示専用ボードに搭載して、表示パネルと一体の構成とすることで、調整工程が簡便となる。さらに、このように変更の必要性の高い二次ガンマ補正を、一次ガンマ補正とは別個に実施することで、二次ガンマ補正データの変更の際の演算が単純化されるので、精度の高い補正を実施することができる。

【0044】(一次ガンマ補正回路の説明)次に、一次ガンマ補正回路24の詳細について、図2を参照して説明する。

【0045】図2は、一次ガンマ補正回路24にて実施される一次ガンマ補正の変換特性の一例を示し、横軸に入力データを、縦軸に出力データをそれぞれ256階調(8ビット)で表している。この一次ガンマ補正の目的は上述の通り、第1の入力端子を介して入力されたテレビ信号に施されたCRT用のガンマ補正(図2の一点鎖線)が施されているため、これに図2の実線の一次ガンマ補正を施して、CRT用ガンマ補正前の元のデータ(図2の破線で示すリニアな特性)に実質的に戻すことにある。

【0046】この一次ガンマ補正回路24は、入力された画像データに基づいてアドレス指定される補正データを記憶したRAMにて構成される。すなわち、図2の横軸上のデータXが入力されると、この入力データXに従って発生したアドレスと対応付けて予め記憶されたデータYが、RAMより読み出されて、一次ガンマ補正が実施される。これにより、一次ガンマ補正後の画像データは、図2に破線で示すようにほぼリニアな特性となる。

【0047】ここで、一次ガンマ補正回路24を、信号処理用ボード10に搭載した理由は下記の通りである。すなわち、一次ガンマ補正の目的が上述の通りであるので、この一次ガンマ補正は、液晶表示パネルの特性とは本来無関係に実施でき、個々の液晶パネルの特性を無視して生産、検査しておくことが可能であるからである。

【0048】ただし、本実施例では、信号処理用ボード10と3つの液晶表示用ボード30R、G、Bとを電気

10

20

30

40

50

的に接続した後に、個々の液晶表示パネル50R, G, Bの特性との関係で、一次ガンマ補正回路24を構成するRAMテーブルのデータを書換可能としている。このRAMのデータ書換は、装置の出荷前の工場での調整工程にて実施できるほか、ユーザが操作部を操作して行うようにしても良い。このRAMのデータ書換については後述する。

【0049】(二次ガンマ補正回路の説明) 図1に示す二次ガンマ補正回路32の一例を、図5に示す。また、図5に示す二次ガンマ補正回路にて実施される二次ガンマ補正の補正特性を図6に示す。図6の補正特性では、主として黒レベル側のT-V特性を補償するようになっている。このため、黒レベル付近以外の領域のガンマ補正の機能を、一次ガンマ補正回路24にて持たせることも可能である。

【0050】また図6は、横軸に256階調(8ビット)の入力データを、縦軸に512階調(9ビット)の出力データをそれぞれ表している。このように、二次ガンマ補正では、入力データのビット数よりも大きなビット数にて出力することで、変化率の少ない領域でも異なる階調を表現できるようにしている。今回は、入力データに対して出力データの階調数を2倍の512階調としたが、必要に応じて4倍の1024階調などにもすることも可能である。

【0051】なお、出力データのビット数を入力データのビット数の整数倍とすると、もしこの出力データの全てを一次ガンマ補正と同様にRAMに格納するとすれば、そのRAMの容量が増大し、消費電力が増大してRAMをICに内蔵することは困難となる。そこで、本実施例では、下記の通り、図6の領域Aのみの出力データをRAMに格納させ、その容量を少なくしている。

【0052】図5において、この二次ガンマ補正回路32は、大別して、図6のハッチング部の領域Aの二次ガンマ補正に用いられるRAMを用いた補正部32Aと、図6のそれ以外の領域Bの二次ガンマ補正に主に用いられる直線近似補正演算部32Bとを有する。補正部32Aと補正部32Bとは、ビットシフト104A~104Bが兼用されている。ここで、図6の領域Bの直線は $Y=a \cdot X+b$ で表され、aを傾きデータと称し、 $X=0$ の時のYの値bをオフセットデータと称する。また、領域A, Bの境界に位置する入力データcを境界データと称する。

【0053】この二次ガンマ補正回路32は、図5に示すとおり、領域Aでの二次ガンマ補正を実施するための補正部32Aとして、アドレス発生部100と、RAM102と、ビットシフト回路104A~104Bと、第3セレクト130と、加算器132とを有する。なお、加算器132では、必要により減算も可能とする。

【0054】ここで、図6にて、領域A内に基準直線Y'を想定し、図5のRAM102内には、基準直線

Y'と最終補正データとの差分データのみを記憶するようにしている。このことを、図6の部分拡大図である図7を用いて説明すると、領域A内の基準直線Y'上のデータは、ビットシフト104A~104Cと第3セレクト130とにより直線近似演算で求めるとともに、それに加算される差分データ $\Delta 1, \Delta 2 \dots$ のみをRAM102に記憶している。従って、RAM102の容量はさらに低減する。

【0055】アドレス発生部100は、入力された画像データXに基づいてアドレスを発生し、そのアドレスと対応するRAM102内の差分データが読み出される。アドレス発生部100には境界データcが入力されるので、境界データcよりも大きい値の画像データが入力される場合には、アドレス発生部100よりアドレスが発生することはない。従って、この場合にはRAM102にアクセスされず、その分消費電力を低減できる。このRAM102からの差分データは、後述する第3セレクト130を介して出力される基準直線Y'上のデータと加算器132にて加算される。

【0056】一方、図6の領域Bでの二次ガンマ補正を主として実施する直線近似補正演算部32Bとして、入力画像データをビットシフトさせる例えば3つのビットシフト104A, 104B, 104Cと、設定される傾きデータaに基づいて、少なくとも一つのビットシフト出力を選択する第1セレクト106と、第1セレクト106の出力にオフセットデータbを加算して、 $Y=a \cdot X+b$ を演算する加算器108とを有する。なお、この加算器108もまた、必要により減算が可能である。

【0057】ビットシフト104Aは、入力画像データXを上位側に1ビットシフトさせて、 $2 \cdot X$ の値を出力する。ビットシフト104Bは、入力画像データXを下位側に1ビットシフトさせて、 $(1/2) \cdot X$ の値を出力する。ビットシフト104Cは、入力画像データXを下位側に2ビットシフトさせて、 $(1/4) \cdot X$ の値を出力する。

【0058】第1セレクト106では、傾きデータaが $"1/4", "1/2", "3/4", "2", "2+1/4", "2+3/4"$ であるときに、ビットシフト104A~104Cのうちの対応する一又は複数の出力を選択する。

【0059】一方、補正部32Aの第3セレクト130は、3つのビットシフト104A~104Cと固定データの中から、基準直線Y'に一致するデータを選択する。そして、この第3セレクト130の出力とRAM102からの差分データとを、加算器132にて加算又は減算して(図6は加算する例を示している)、図6の第1の領域Aでの補正データを求めている。

【0060】このように、3つのビットシフト104A~104Cの出力は、図6の領域Bでの直線近似演算に用いられると共に、必要により領域A内の基準直線Y'

10

20

30

40

50

を用いた直線近似演算にも兼用される。第3セクタ130に入力される固定データとは、基準直線 Y' がX軸と平行すなわち傾きが零の場合に単独で用いられ、あるいは3つのビットシフト104A~104Cの演算結果に加算される基準直線 Y' のためのオフセットデータとして用いられる。

【0061】領域判断部110は、入力画像データの値と境界データ c とを比較し、 $X \leq c$ であれば領域Aと判断し、 $X > c$ であれば領域Bであると判断する。この領域判断部110での判断結果に基づいて、第2セクタ112は、領域Aの時には加算器132の出力を選択し、領域Bの時には加算器108の出力を選択して出力する。

【0062】図5の回路によれば、入力画像データXが図6の領域Aに属することが領域判断部110にて判定されると、その判定信号が入力される第3セクタ130では、図6の基準直線 Y' に一致するデータを、3つのビットシフト104A~104Bと固定データとのうちの中から、いずれか一つ又は複数選択する。また、その入力画像データXと対応してアドレス発生部110にて発生するアドレスに基づいて、RAM102より図7の差分データが出力される。これらは加算器132にて加算され、この加算器132の出力が第2セクタ112にて選択される。

【0063】このようにすると、差分データのビット数が図6のA領域の最終補正データのビット数より小さくなるので、図5のRAM102の容量は少なくて済む。

【0064】なお、領域Aに設定される基準直線 Y' は1本の場合に限らず、複数本設定することができる。この場合、領域判断部110では、画像データXが、異なる直線が用いられるいずれの直線近似区間に属するかを判断し、その判断結果に基づいて第3セクタ130にて対応する基準直線にあったデータを上記と同様にして選択すればよい。

【0065】本実施例では、図6の印加電圧-透過率の変化率が一定でない領域Aは、RAM102を用い、印加電圧-透過率の変化率がほぼ一定で直線に近い特性となる領域Bでは、直線近似演算にて補正データを得ている。この二次ガンマ補正の目的は、液晶表示パネルの印加電圧Vと光透過率Tとの相関を示す図14のT-Vカーブが、階調値の低い黒レベル付近の領域では、印加電圧の変化に対して透過率の変化が少なく、これに起因して生ずる黒レベル付近の領域での解像度の低下を防止することにある。このために、本実施例では、領域Aの補正データのうち基準直線 Y' に対する差分データみをRAM102に格納しているため、RAM102の容量を小さくして消費電力を少なくし、RAM102をICに内蔵させることができる。

【0066】なお、図6の領域Bを複数本の直線に基づいて直線近似する場合には、下記の通り構成すればよ

い。まず、各直線の傾きデータ及びオフセットデータを格納するレジスタを図5の回路に付加する。さらに、図5の領域判断部110には各直線を用いる直線近似区間の境界データを設定しておく。そして、領域判断部110からの指令に基づき、レジスタより読み出された傾きデータを第1セクタ106に、オフセットデータを加算器108に出力すればよい。

【0067】(二次ガンマ補正データの変更について) 個々の液晶表示パネルの特性はそれぞれ異なるため、少なくとも工場用での出荷前に、個々の液晶表示パネルの特性に合わせて、ガンマ補正データを調整する必要がある。このために、図8に示すように、調整のためのデータを入力する操作部300と、個々のパネルのT-V特性が記憶される記憶部例えばPROM302と、操作入力部300及びPROM302からの情報に基づいて、種々の調整データを演算して求めるCPU304とを有する。なお、これら操作入力部300、PROM302及びCPU304は、このような調整を工場出荷段階でのみ可能とする場合には工場に設置された調整用機器に内蔵され、ユーザが調整可能である場合には全体制御用基板10、液晶表示用基板30Rあるいはそれ以外の内蔵基板に搭載される。それらの動作について、場合分けして説明する。

【0068】この装置の工場出荷前の調整工程では、個々の液晶表示パネル50R、50G、50BのT-V特性が測定され、それぞれPROM302に記憶される。その後、所定のパターンを液晶表示パネル50R、50G、50Bに表示して、該パネル上あるいはR、G、Bが合成されたプロジェクタスクリーン上にて、例えば目視にてそれを観察して検査する。

【0069】この検査の結果、図6の領域Aでの二次ガンマ補正データを変更するには、RAM102の内容及び直線近似演算部に供給されるデータa、b、cを変更すればよい。例えば、図6の領域Aの階調度を上げる指令及びその量が操作入力部300の例えば回転ノブを介して入力された場合について説明する。この場合、CPU304は、PROM302内のT-V特性と、新たに設定される基準直線 Y' とに基づいて、第2のガンマ補正部32内のRAM102の補正データを演算し、その演算結果に基づいてRAM102内の補正データを書き換える。また、CPU304は、領域Aの補正データの変更に伴って、領域Bの補正データも変更する。この変更は、傾きデータaとオフセットデータbとを変更設定することで行われる。さらに、領域A、Bの境界位置を、操作入力部300からの指令に基づき変更することも可能であり、この場合CPUが304境界データcを変更すればよい。

【0070】(一次ガンマ補正データの変更について) 本実施例では、画面全体に関する一次ガンマ補正データを変更することで、画面全体に及ぶコントラスト比及び

10

20

30

40

50

輝度調整を可能としている。

【0071】このコントラスト比の調整は、操作入力部300のコントラスト比調整用の例えば回転ノブを操作することで実施される。例えば、図3の実線の一次ガンマ補正特性から、それよりも傾きの大きな図3の破線の一次ガンマ補正特性に変更できる。このように、一次ガンマ補正回路24内のRAMテーブルの補正データを、コントラスト比調整データを含むように書き換えることで、コントラスト比が大きくなる。

【0072】一方、輝度調整は、操作入力部300の輝度調整用の例えば回転ノブを操作することで実施される。例えば、図4の実線の一次ガンマ補正特性の傾きを維持したまま、図4の破線の一次ガンマ特性になるように全体をシフトさせることができる。このように、一次ガンマ補正回路24を構成するRAMの補正データを、輝度調整用データを含むように書き換えることで、画面全体の輝度が低くなる。

【0073】このように、画面全体のコントラスト比、輝度を調整するには、一部の領域の補正データを記憶した二次ガンマ補正用RAMテーブル102でなく、全領域に関する一次ガンマ補正データを記憶した一次ガンマ補正用RAMテーブルの内容を書き換えることで容易に対応できる。

【0074】(二次ガンマ補正回路の第1変形例について)この実施例は、図5の回路を用い、図9の二次ガンマ補正特性に従って補正するものである。図9の二次ガンマ補正特性は、上述の図6の二次ガンマ補正特性よりも、白レベル付近を曲線で補正することで、理想的な図15の二次ガンマ補正特性により近づく利点がある。また、図9の二次ガンマ補正特性を利用することで、図14に示す白レベル側の曲率の大きな低電圧駆動領域に向けて、図14に示す第1の駆動範囲を第2の駆動範囲に拡大しても、その曲率に合わせて補正できる利点がある。すなわち、直線近似では実現できなかった範囲まで駆動範囲を拡大できる。このように、白レベル側の駆動範囲を拡大することで、透過率の上限が広がってコントラスト比がさらに大きくなる。これにより、バックライトのパワーを落としても以前と同じ明るさが確保でき、その分消費電力を低減できる効果がある。さらに、駆動電圧範囲が広がるため、一階調あたりの電圧のきざみが広がり、S/N比が大きくなる利点もある。

【0075】図9の二次ガンマ補正特性にて補正を実施にあたって、図9の領域A、Bについては、図6の二次ガンマ補正特性に従った上述の実施例と同様にして実施できる。

【0076】本実施例では、図9の白レベル側領域Cについても、基準直線 Y' に対する差分データをRAM102に補正データを格納している。従って、図5の二次ガンマ補正回路の領域判断部110にて、入力画像データXが、 $X > j$ であると判断されると、アドレス発生

部100より出力されるアドレス指定に従って、図9の領域Cの差分データが読み出される。また、第3のセレクト130にて基準直線 Y' のデータが選択され、加算器132にて基準データ Y' のデータから差分データが加算または減算される(本実施例は減算する場合の例である)。さらに、第2セレクト112にて加算器132の出力が選択される。

【0077】なお、この実施例は、図9のA、C領域間のB領域にて、複数本の直線を用いて直線近似する二次ガンマ補正特性の場合にも適用できる。

【0078】(二次ガンマ補正回路の第2変形例について)この実施例は、例えば全階調範囲に亘って二次ガンマ補正をRAMを用いて直線近似にて実施し、しかもRAMの容量を低減するものである。本実施例の二次ガンマ補正回路を図10に、その二次ガンマ補正特性を図11に示す。

【0079】図10において、この二次ガンマ補正回路は、RAM140、レジスタアドレス発生部142、レジスタ144及び加算器146を有する。

【0080】RAM140には、図11に基準補正データ $D(0)$ 、 $D(4)$ 、 $D(8)$ 、 $\dots D(n)$ 、 $D(n+4)$ 、 \dots のみが格納されている。この基準補正データとは、入力画像データの 2^k (k は自然数)階調毎例えば4階調毎の補正データである。一直線に関して言えば、入力画像データの4階調範囲の各直線近似区間では、基準補正データが共用される。図11の n は4の倍数の数であり、4の倍数の階調毎の基準データを、図11に示すように、 $D(0)$ 、 $D(4)$ 、 $D(8)$ 、 \dots 、 $D(n)$ 、 $D(n+4)$ 、 \dots と表している。

【0081】入力画像データの4階調毎にRAM140から基準補正データが出力されればよいので、8ビットの入力画像データの上位6ビットのみが、RAM140のアドレスとして使用される。

【0082】レジスタ144には、図11に示す差分データ $\Delta 1$ 、 $\Delta 2$ 、 $\Delta 3$ 、 \dots 、 $\Delta 15$ 、 \dots が格納される。同一の直線に対する 2^k 階調範囲の各直線近似区間では、 2^k-1 個の差分データのみであり、例えば図11の直線 $f1(X)$ の各直線近似区間では、差分データは $\Delta 1$ 、 $\Delta 2$ 、 $\Delta 3$ の3種類である。同様に、図11の直線 $f2(X)$ の各直線近似区間では、差分データは $\Delta 7$ 、 $\Delta 8$ 、 $\Delta 9$ の3種類であり、図11の直線 $f3(X)$ の各直線近似区間では、差分データは $\Delta 13$ 、 $\Delta 14$ 、 $\Delta 15$ の3種類である。また、本実施例では、直線同士の境界点が、入力画像データの4階調毎の位置が不一致となる例としている。従って、この境界点を含む4階調範囲の直線近似区間でも独立した差分データが必要となる。図11の $\Delta 4$ 、 $\Delta 5$ 、 $\Delta 6$ の差分データと、 $\Delta 10$ 、 $\Delta 11$ 、 $\Delta 12$ の差分データが、境界点を含む4階調範囲の差分データとなる。なお、直線同士の境界点が、入力画像データの4階調毎の位置と一致する場合

には、これらの差分データは不要となる。

【0083】このレジスタ144内の各種差分データを読み出すために、レジスタアドレス発生部142が設けられている。このレジスタアドレス発生部142は、8ビットの入力画像データに基づき、対応する差分データを読み出すアドレスを発生する。なお、4の倍数となる階調値の画像データに対応する差分データは存在しないため、このときにはレジスタアドレス発生部142からはアドレスが発生しない。そして、読み出された差分データは、加算器146にて、RAM140からの基準補正データと加算又は減算され（図14は加算する場合の例である）、これが二次ガンマ補正後の画像データとなる。

【0084】次に、この二次ガンマ補正回路の動作について説明すると、例えば図11において、4の倍数となる階調値 n の画像データが二次ガンマ補正回路に入力されると、RAM140から基準補正データ $D(n)$ が読み出される一方で、レジスタアドレス発生部142ではアドレスが発生しない。従って、加算器146から基準補正データ $D(n)$ が出力される。階調値 $(n+1)$ の画像データが二次ガンマ補正回路に入力されると、RAM140から先と同じ基準補正データ $D(n)$ が読み出され、レジスタアドレス発生部142でのアドレスに基づいてレジスタ144から差分データ $\Delta 10$ が出力される。従って、加算器146からは $D(n) + \Delta 10$ が出力される。

【0085】このように、本実施例では二次ガンマ補正を直線近似を用いて実施しながらも、上述の各実施例で用いたビットシフトを要することなく、しかもRAM140、レジスタ144の記憶容量が低減している。しかも、本実施例では各直線の傾きを固定設定するためのビットシフトを用いてなく、各直線の傾きはRAM140、レジスタ144の記憶内容によってのみ決定できるので、直線の傾きの自由度が高まる。

【0086】なお、個々の基準補正データと対応する入力画像データの階調値の間隔が、2階調毎であると、RAM140のアドレス指定を入力画像データの一部のビット数をそのまま用いて行うことができる点で好ましい。この間隔は、4階調毎または8階調毎が最適である。間隔を2階調毎とすると、基準補正データの種類が多くなり、RAM140の容量が増大するからである。間隔を16階調毎とすると、差分データの種類が増え、レジスタ144の容量が増大してしまうからである。

【0087】また、この実施例は入力デジタル画像データの全階調領域について直線近似により補正する場合に限定されない。例えば、図6の領域Bを複数本の直線にて直線近似する場合であって、領域Bの補正データを求める場合にも図10の回路を適用できる。

【0088】（二次ガンマ補正回路の第3変形例について）本実施例は図10の二次ガンマ補正回路の変形例で

あり、その回路構成が図12に示されている。図12において、RAM140及び加算器146は図10と同一機能を有する。図10のレジスタアドレス発生部142及びレジスタ144に代えて、図12の回路は下記の構成を有している。

【0089】まず、傾きデータレジスタ150が設けられ、図11に示す各直線 $f1(x)$ 、 $f2(X)$ 、 $f3(x)$ 、…の差分データのうち、境界点を含む直線近似区間以外の区間での最小の差分データ $\Delta 1$ 、 $\Delta 7$ 、 $\Delta 13$ 、…を、各直線の傾きデータ1、2、3…として記憶している。

【0090】ここで、直線 $f1(X)$ の差分データ $\Delta 1$ 以外の他の差分データ $\Delta 2$ 、 $\Delta 3$ について考察すると、

$$\Delta 2 = 2 \times \Delta 1 \quad \cdots (1)$$

$$\Delta 3 = \Delta 1 + \Delta 2 \quad \cdots (2)$$

となる。他の直線についても、差分データ間の関係は同様である。

【0091】このことから、図12に示すように、最小の差分データ $\Delta 1$ 、 $\Delta 7$ 、 $\Delta 13$ 以外の他の差分データを演算する差分データ演算部152、154、156を設けている。各差分データ演算部は共に同一の構成から成り、傾きデータ（ $\Delta 1$ 、 $\Delta 7$ 又は $\Delta 13$ ）を2倍するためのビットシフト160と、このビットシフト160の出力及び傾きデータを加算する加算器162とを有する。ビットシフト162は上記の式（1）の演算を行い、加算器162は上記の式（2）の演算を行う。

【0092】直線同士の境界付近の差分データ $\Delta 4 \sim \Delta 6$ 、 $\Delta 10 \sim \Delta 12$ は、境界近傍データレジスタ170に格納されている。そして、差分データ演算部160、162、164…の各々3種類の差分データと、境界近傍データレジスタ170からの差分データが入力され、いずれか一つの差分データを選択するセクタ172が設けられている。

【0093】さらに、入力画像データと境界データとから、セクタ172にていずれか一つの差分データを選択するためのセレクト信号を出力する領域判断部174が設けられている。

【0094】この実施例においても、図10の実施例と同様に、各直線の傾きをレジスタ150への記憶内容に基づき設定できるので、直線近似に用いられる直線の傾きの自由度が高まる。また、図12の回路も、図6の領域Bを複数の直線を用いて直線近似する場合に適用することができる。

【0095】（電子機器の説明）上述の実施例の液晶表示装置を用いて構成される電子機器は、図17に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶パネルなどの表示パネル1006、クロック発生回路1008及び電源回路1010を含んで構成される。表示情報出力源1000は、ROM、RAMなどのメモリ、テレビ信号を同調して出力す

る同調回路などを含んで構成され、クロック発生回路1008からのクロックに基づいて、ビデオ信号などの表示情報を出力する。表示情報処理回路1002は、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、上述したデータ処理ボード10にて構成される。表示駆動回路1004は、上述した液晶表示専用ボード30R、30G、30Bに加えて、走査側駆動回路及びデータ側駆動回路を含んで構成され、液晶パネル1006を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。

【0096】このような構成の電子機器として、図18に示す液晶プロジェクタ、図19に示すマルチメディア対応のパーソナルコンピュータ(PC)などを挙げることができる。

【0097】図18に示す液晶プロジェクタは、透過型液晶パネルをライトバルブとして用いた投写型プロジェクタであり、例えば3板プリズム方式の光学系を用いている。

【0098】図18において、プロジェクタ1100では、白色光源のランプユニット1102から射出された投写光がライトガイド1104の内部で、複数のミラー1106および2枚のダイクロイックミラー1108によってR、G、Bの3原色に分けられ、それぞれの色の画像を表示する3枚の液晶パネル1110R、1110Gおよび1110Bに導かれる。そして、それぞれの液晶パネル1110R、1110Gおよび1110Bによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。ダイクロイックプリズム1112では、レッドRおよびブルーBの光が90°曲げられ、グリーンGの光が直進するので各色の画像が合成され、投写レンズ1114を通してスクリーンなどにカラー画像が投写される。

【0099】図19に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、液晶表示画面1206とを有する。

【0100】なお、本発明は上記実施例に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。

【0101】

【図面の簡単な説明】

【図1】本発明をプロジェクタに適用した実施例であって、液晶表示パネルを駆動するためのデータ処理/液晶表示駆動回路のブロック図である。

【図2】一次ガンマ補正回路のRAMテーブルに記憶される一次ガンマ補正データの特性図である。

【図3】一次ガンマ補正回路のRAMテーブルに書き換えられるコントラスト比調整用データを含む一次ガンマ補正データを説明するための特性図である。

【図4】一次ガンマ補正回路のRAMテーブルに書き換

えられる輝度調整用データを含む一次ガンマ補正データを説明するための特性図である。

【図5】図1に示す液晶専用ボードに搭載される液晶表示駆動ICのブロック図である。

【図6】図5に示す二次ガンマ補正回路のRAMテーブルに記憶される二次ガンマ補正データの特性図である。

【図7】図6を部分的に拡大して差分データと基準直線との関係を説明するための特性図である。

【図8】一次、二次ガンマ補正回路のRAMテーブル内データを書き換えるための構成を示すブロック図である。

【図9】図5の回路にて用いられる二次ガンマ補正特性の変形例を示す特性図である。

【図10】二次ガンマ補正のための直線近似をRAMとレジスタを用いて実現した二次ガンマ補正回路の変形例を示すブロック図である。

【図11】図10の回路の二次ガンマ補正特性を示す特性図である。

【図12】図11の二次ガンマ補正特性を用いる他の二次ガンマ補正回路のブロック図である。

【図13】図1、図5の相展開回路での動作を示すタイミングチャートである。

【図14】液晶表示パネルの印加電圧-透過率(T-V)特性を示す特性図である。

【図15】図14のT-V特性を補償するための理想的な二次ガンマ補正特性を示す特性図である。

【図16】従来の1点折れの直線近似を用いたアナログガンマ補正特性を示す特性図である。

【図17】本発明の電子機器のブロック図である。

【図18】本発明の電子機器の一例であるカラープロジェクタの概略断面図である。

【図19】本発明の電子機器の一例であるパーソナルコンピュータの概略斜視図である。

【符号の説明】

10 信号処理用ボード

12, 14 入力端子

16 ADコンバータ

18 デジタルデコーダ

20 フレームメモリ

40 22 スイッチ

24 一次ガンマ補正回路

24 RAM

30R, 30G, 30B 液晶表示専用ボード

32 二次ガンマ補正回路(デジタルガンマ補正回路)

34 相展開回路

36 極性反転回路

38 DAコンバータ

40 増幅器

42 バッファ

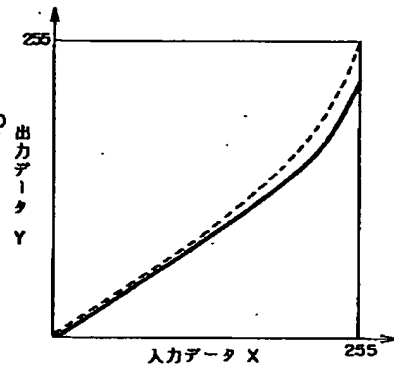
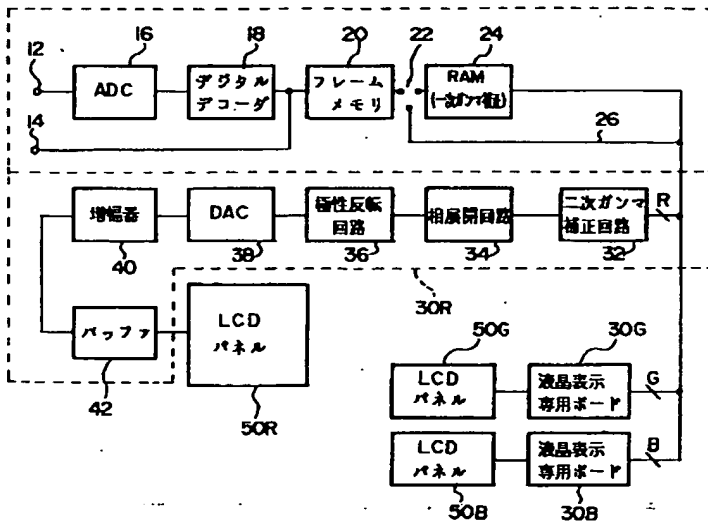
50 50R, 50G, 50B 液晶表示パネル

100 アドレス発生部
102 RAM (メモリーテーブル)
104A~104B ビットシフト
106 第1セクタ
108 加算器
110 領域判断部
112 第2セクタ
130 第3セクタ
132 加算器 (演算部)
140 RAM (第1のメモリーテーブル)

142 レジスタアドレス発生部
144 差分データレジスタ (第2のメモリーテーブル)
146 加算器 (演算部)
150 傾きデータレジスタ (第2のメモリーテーブル)
152 差分データ演算部
160 ビットシフト
162 加算器
170 境界近傍データレジスタ
172 セクタ
10 174 領域判断部

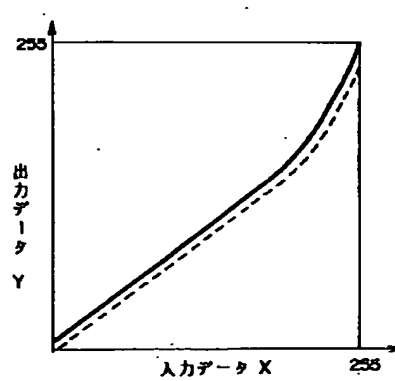
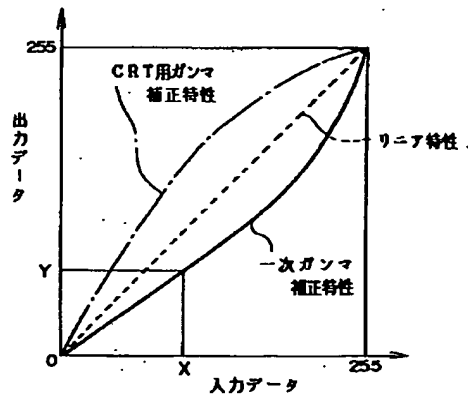
【図1】

【図3】

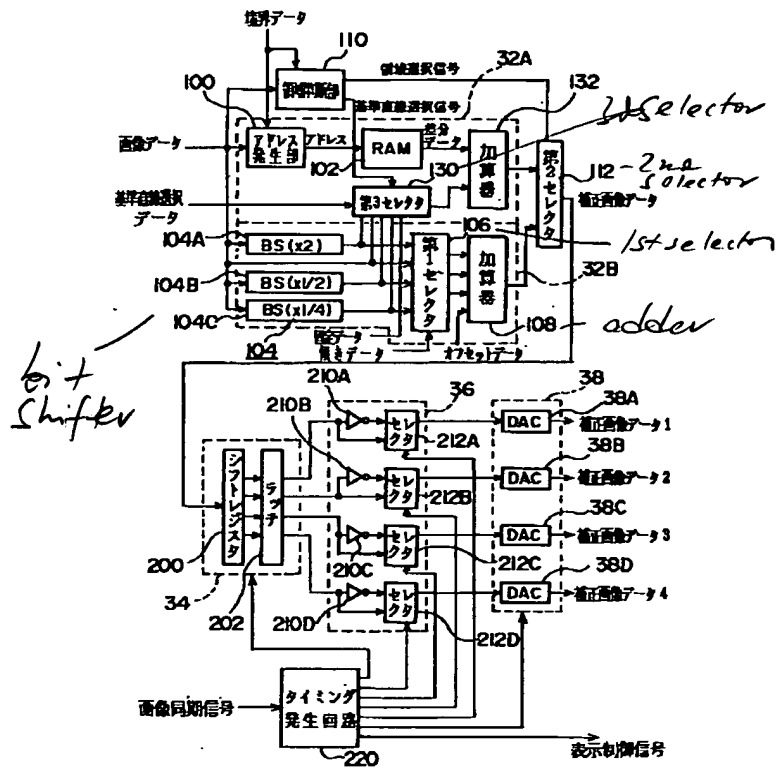


【図2】

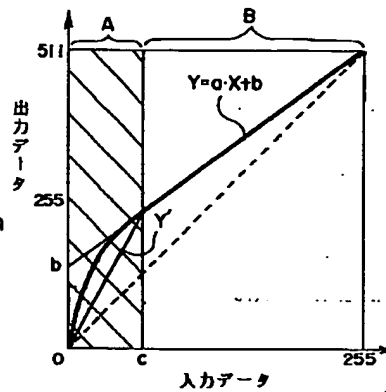
【図4】



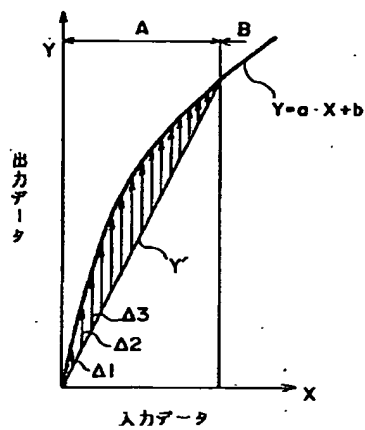
【図5】



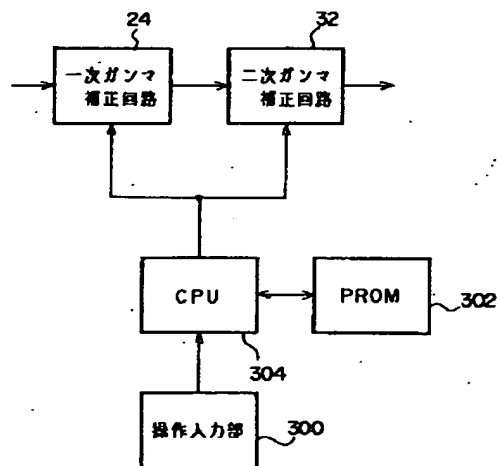
【図6】



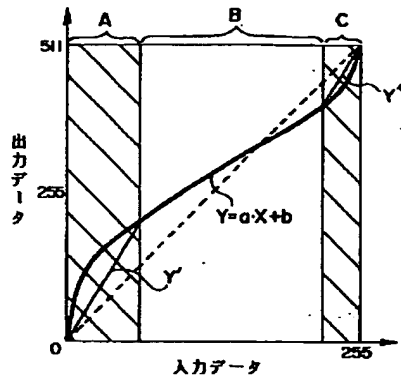
【図7】



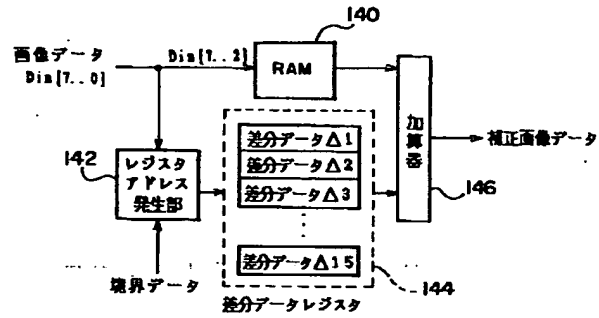
【図8】



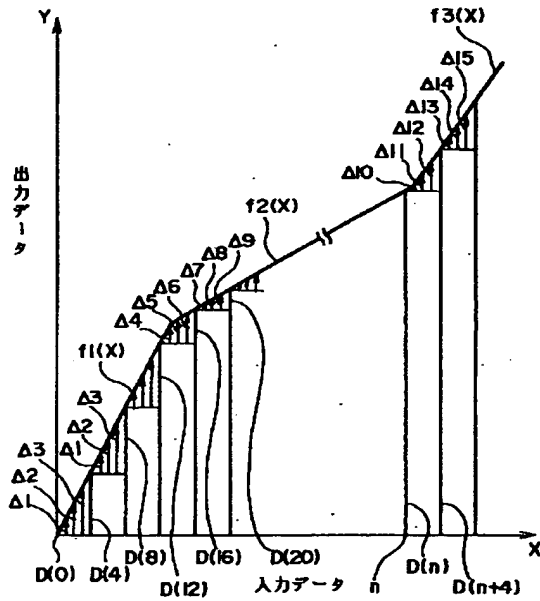
【図9】



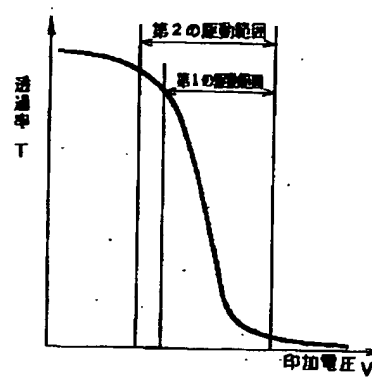
【図10】



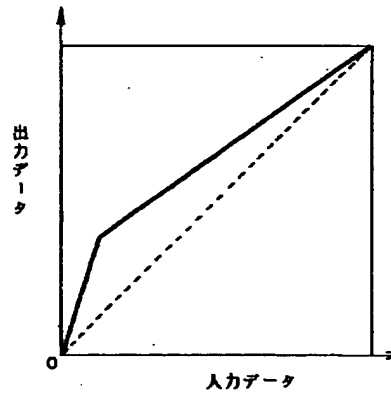
【図11】



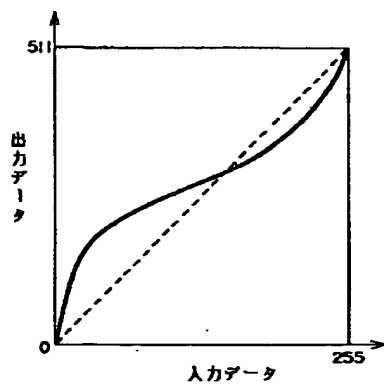
【図14】



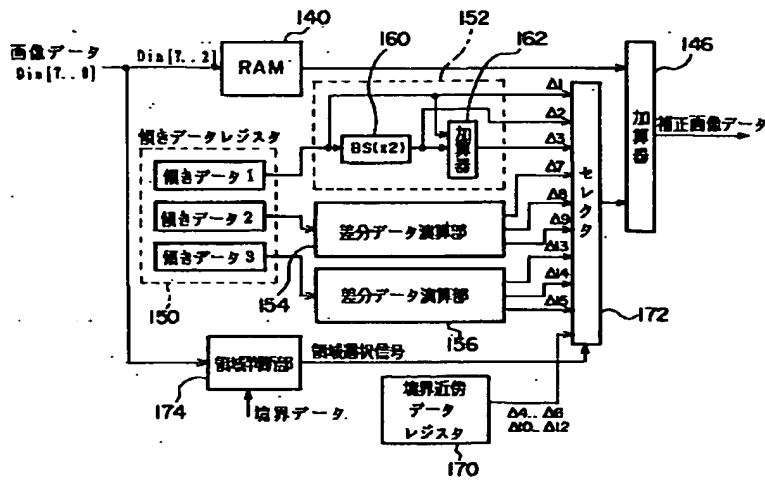
【図16】



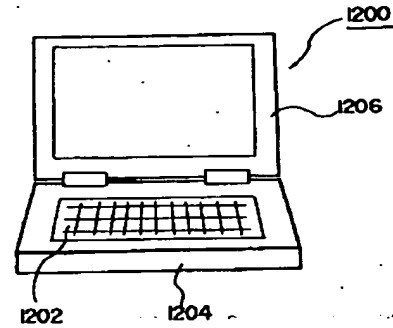
【図15】



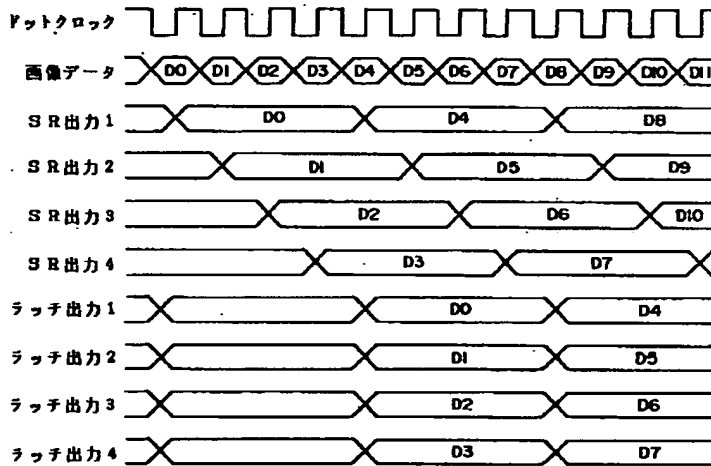
【図12】



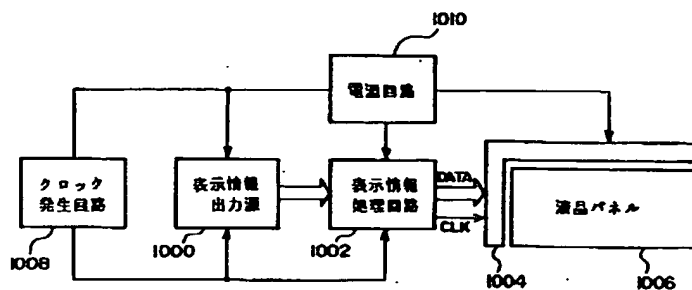
【図19】



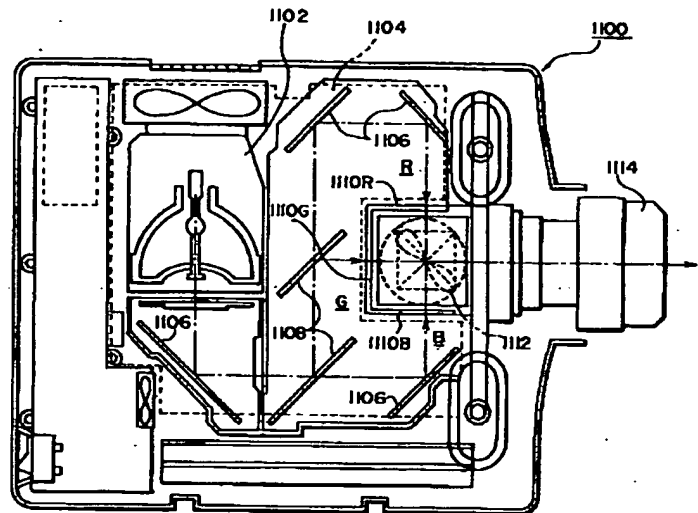
【図13】



【図17】



【図18】



*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the example which applied this invention to pro JOKUTA, and is the block diagram of data processing / liquid crystal display drive circuit for driving a liquid crystal display panel.

[Drawing 2] It is the property Fig. of the primary gamma correction data memorized by the RAM table of a primary gamma correction circuit.

[Drawing 3] It is a property Fig. for explaining the primary gamma correction data containing the data for contrast ratio adjustment rewritten by the RAM table of a primary gamma correction circuit.

[Drawing 4] It is a property Fig. for explaining the primary gamma correction data containing the data for brilliance controls rewritten by the RAM table of a primary gamma correction circuit.

[Drawing 5] It is the block diagram of the liquid crystal display drive IC carried in the board only for liquid crystal shown in drawing 1.

[Drawing 6] It is the property Fig. of the secondary gamma correction data memorized by the RAM table of the secondary gamma correction circuit shown in drawing 5.

[Drawing 7] drawing 6 -- partial -- expanding -- difference -- it is a property Fig. for explaining the relation between data and a criteria straight line.

[Drawing 8] It is the block diagram showing the configuration for rewriting the data in a RAM table of primary and a secondary gamma correction circuit.

[Drawing 9] It is the property Fig. showing the modification of the secondary gamma correction property of being used in the circuit of drawing 5.

[Drawing 10] It is the block diagram showing the modification of the secondary gamma correction circuit which realized straight-line approximation for a secondary gamma correction using RAM and a register.

[Drawing 11] It is the property Fig. showing the secondary gamma correction property of the circuit of drawing 10.

[Drawing 12] It is the block diagram of other secondary gamma correction circuits using the secondary gamma correction property of drawing 11.

[Drawing 13] It is the timing chart which shows actuation in drawing 1 and the phase expansion circuit of drawing 5.

[Drawing 14] It is the property Fig. showing the applied-voltage-permeability (T-V) property of a liquid crystal display panel.

[Drawing 15] It is the property Fig. showing the ideal secondary gamma correction property for compensating the T-V property of drawing 14.

[Drawing 16] It is the property Fig. showing the analog gamma correction property using straight-line approximation of an one-point crease of the former.

[Drawing 17] It is the block diagram of the electronic equipment of this invention.

[Drawing 18] It is the outline sectional view of the color projector which is an example of the electronic equipment of this invention.

[Drawing 19] It is the outline perspective view of the personal computer which is an example of the electronic equipment of this invention.

[Description of Notations]

10 Board for Signal Processing

12 14 Input terminal

16 AD Converter

18 Digital Decoder

20 Frame Memory

22 Switch

24 Primary Gamma Correction Circuit

24 RAM

30R, 30G, 30B Board only for liquid crystal displays

32 Secondary Gamma Correction Circuit (Digital Gamma Correction Circuit)

34 Phase Expansion Circuit

36 Polarity-Reversals Circuit

38 DA Converter

40 Amplifier

42 Buffer

50R, 50G, 50B Liquid crystal display panel

100 Address Generation Section

102 RAM (Memory Table)

104A-104B Bit shifter

106 1st Selector
108 Adder
110 Field Decision Section
112 2nd Selector
130 3rd Selector
132 Adder (Operation Part)
140 RAM (1st Memory Table)
142 Register Address Generation Section
144 Difference -- Data Register (2nd Memory Table)
146 Adder (Operation Part)
150 Inclination Data Register (2nd Memory Table)
152 Difference -- Data Operation Part
160 Bit Shifter
162 Adder
170 Data Register near the Boundary
172 Selector
174 Field Decision Section

[Translation done.]